## **DEVICE FOR GENERATING SIGNAL WITH MULTIPLE DIFFERENTIAL** PHASE SHIFT MODULATION

Publication number: SU1241518 (A1) Publication date: 1986-06-30

GRINOVETSKIJ VLADIMIR P [SU]; TSYMBAL VYACHESLAV A [SU] GRINOVETSKIJ VLADIMIR P; TSYMBAL VYACHESLAV A Inventor(s):

Applicant(s):

Classification:

- international: *H04L27/18;* H04L27/18; (IPC1-7): H04L27/18

- European:

**Application number:** SU19843770483 19840712 Priority number(s): SU19843770483 19840712

Abstract not available for SU 1241518 (A1)

Data supplied from the  ${\it esp@cenet}$  database — Worldwide

## (19) SU (11) 1241518 A 1

(51) 4 H 04 L 27/18

ГОСУДАРСТВЕННЫЙ НОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТНРЫТИЙ

Н АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

(21) 3770483/24-09

(22) 12.07.84

(46) 30.06.86. Бюл. № 24

(72) В.П.Гриновецкий и В.А.Цымбал

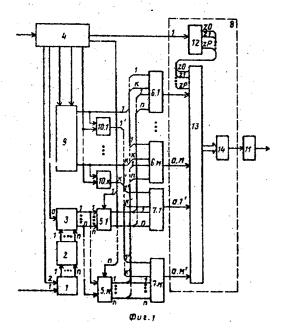
(53) 621.394.61 (088.8)

(56) Григорьев В.Г. и др. Метод формирования сигнала двукратной относительной фазовой модуляции. Электросвязь, 1978, № 1, с.52-55.

(54) УСТРОЙСТВО ДЛЯ ФОРМИРОВАНИЯ СИГНАЛА С МНОГОКРАТНОЙ ОТНОСИТЕЛЬНОЙ ФАЗОВОЙ МОДУЛЯЦИЕЙ

(57) Изобретение относится к электросвязи. Повышается точность формирования. Устр-во содержит разделитель 1 информационной последовательности по кратам, перекодер 2, блок 3 введения относительности, формирователь 4 тактовых последовательностей, ячейки 5 памяти, основные коммутаторы 6 несущих колебаний (НК), амплитудный формирователь (АФ) 8, источник НК 9, фильтр 11 нижних част

тот, счетчик 12, постоянное запоминающее устр-во 13, ЦАП 14. Цель достигается введением эл-тов задержки (ЭЗ) 10 и дополнительных коммутато: ров НК 7. ЭЗ 10 позволяют получить набор НК прямоугольной формы, каждое из которых задержано относительно соответствующего исходного колебания на угол < = 11/6. Коммутаторы 7 обеспечивают одновременное подключение к входу АФ 8 задержанного и исходного НК. Эти колебания суммируются в АФ 8, на выходе которого формируется сигнал, не содержащий в своем спектре продуктов модуляции 3-й гармоники, что обеспечивает высокую точность формирования выходного сигнала. 2 ил.



cs SU ... 1241518

**A** 

Изобретение относится к электросвязи и может найти применение в системах передачи дискретной информации.

Целью изобретения является повы- 5 шение точности формирования.

На фиг. 1 изображена структурноэлектрическая схема устройства; на фиг. 2 - эпюры напряжений, поясняю щие его работу.

Устройство содержит разделитель 1 информационной последовательности по кратам, перекодер 2, блок 3 введения относительности, формирователь 4 тактовых последовательностей, ячейки 5 памяти, основные коммутаторы 6 несущих колебаний, дополнительные коммутаторы 7 несущих колебаний, амплитудный формирователь 8, источник 9 несущих колебаний, элементы 10 задержки и фильтр 11 нижних частот, причем амплитудный формирователь 8 содержит счетчик 12, постоянное запоминающее устройство 13 и цифроаналоговый преобразователь 14.

Устройство работает следующим образом.

Элементы 10 задержки позволяют получить набор несущих колебаний прямоугольной формы, каждое из которых задержано относительно соответствующего исходного колебания на

угол 
$$\propto = \frac{1}{6}$$
. При сложении двух

сигналов прямоугольной формы, задержанных друг относительно друга на величину 2, получается сигнал, вид которого показан на фиг.2в. Разпожение в ряд Фурье функции подобного вида представляется следующим образом:

$$\varphi = \frac{4a}{17} (\cos \alpha \sin x + \frac{1}{3} \cos 3\alpha \sin 3x + \frac{1}{5} \cos 5\alpha \sin 5x + \dots).$$

обращается в 0, так как оно соответствует третьей гармонике, то в суммарном сигнале она отсутствует.

Дополнительные коммутаторы 7 обеспечивают одновременное подключение к входу амплитудного формирователя 8 задержанного и исходного несущих колебаний. Эти колебания суммируются в амплитудном формирователе 8, на выходе которого формируется сигнал, не содержащий в своем спектре продуктов модуляции третьей гармоники.

При отсутствии на выходе ампли10 тудного формирователя 8 частотных составляющих продуктов модуляции третьей гармоники задача отделения продуктов модуляции более высоких гармоник (5,7 и т.д.) от спектраль15 ных составляющих полезного сигнала решается при помощи фильтра 11 нижних частот.

Разделитель 1 информационной последовательности по кратам представляют собой сдвиговой регистр и предназначен для преобразования последовательности информационных импульсов в параллельный код, разрядность которого равна кратности моду-

Перекодер 2 предназначен для преобразования п-разрядного кода данных в соответствии с модуляционным кодом в двоичное число, определяюзо щее фазовый сдвиг несущего колебания очередного единичного сигнала относительно фазы несущего колебания предыдущего единичного сигнала.

Блок 3 введения относительности выполнен в виде накапливающего сум-матора, выходной двоичный код которого определяет фазу несущего колебания текущего единичного сигнала.

В моменты модуляции на вход сумматора подается двоичное число с выхода перекодера 2, определяющее фазовый сдвиг очередного единичного сигнала.

При суммировании числа, поступивтего с выхода перекодера 2 с числом, 
хранящимся в накапливающем сумматоре, получаем новое число, определяющее значение фазы несущего колебания 
очередного единичного сигнала. При 
этом фаза очередного единичного сигнала изменяется относительно фазы 
предыдущего сигнала на величину, определяемую видом параллельного 
двоичного информационного кода.

Формирователь 4 тактовых последовательностей предназначен для формирования сигналов управления и синхронизации узлов устройства и представляет собой делитель частоты. Ячейки 5 памяти предназначены для хранения результатов суммирования, сформированных блоком 3 введения относительности в течение М тактовых интервалов.

Основные и дополнительные коммутаторы 6 и 7 предназначены для коммутатации несущих колебаний с различными фазами в соответствии с поступающими от ячеек 5 памяти управляющими сигналами и представляет собой мультиплексоры.

Амплитудный формирователь 8 предназначен для суммирования несущих колебаний прямоугольной формы, следующих друг за другом с задержкой пряможения этой суммы на огибающих сигнала информационные последовательности.

На один вход разделителя 1 по кратам подается последовательность информационных импульсов от источника информации, на другой вход — тактовая частота с выхода формирователя 4 тактовых последовательностей. Разделитель 1 по кратам преобразует информационную последовательность в параллельный п-разрядный код данных, поступающих на вход перекодера 2.

Перекодер 2 преобразует п-разрядный код данных в соответствии с мо-дуляционным кодом в двоичное число, определяющее фазовый сдвиг несущего колебания очередного единичного сигнала относительно фазы несущего колебания предыдущего единичного сигнала.

Затем перекодированные данные поступают на вход блока 3 введения относительности, на синхронизирующий вход которого поступает тактовая частота. Двоичное число с выхода перекодера 2 суммируется с числом, хранящимся в блоке 3 введения относительности и на его выходе формируется число, определяющее значение фазы несущего колебания очередного единичного сигнала. Каждый новый результат суммирования поочередно записывается в одну из ячеек 5 памяти, где хранится в течение М тактовых интервалов.

Выходные сигналы ячеек памяти 5 управляют работой основных и дополнительных коммутаторов 6 и 7.

На входы основных и дополнительных коммутаторов 6 и 7 поступают несущие частоты, сформированные источником 9 несущих колебаний.

Несущие частоты источника 9 несущих колебаний формируются из сигналов прямоугольной формы, вырабатываемых формирователем 4 тактовых последовательностей. При этом на один вход источника 9 несущих колебаний поступает частота несущего колебания, равная 1,8 кГц, а на другой вход частота, определяющая сдвиг информационных сигналов в источнике 9 несущих колебаний, которая равна 1,8 \* кГц, где п - кратность модуля-15 ции. Такой выбор частоты сдвига обеспечивает формирование на выходе источника 9 несущих колебаний набора частот, фазовый сдвиг между которыми кратен  $\frac{2\pi}{2n}$ 20

Эти несущие частоты поступают на входы основных коммутаторов 6 непосредственно (фиг.2,  $\alpha$ ), а на входы дополнительных коммутаторов 7 - 25 задержанные элементами 10 задержки на угол  $\frac{\pi}{3}$  (фиг.2, $\delta$ ).

Сигнал с выходов основных и дополнительных коммутаторов 6 и 7
подается на адресные входы постоянного запоминающего устройства 13
амплитудного формирователя 8. Одновременно на другие адресные входы
постоянного запоминающего устройства 13 с выхода счетчика 12 поступает двоичное число, которое формируется посредством счета импульсов
входного сигнала и соответствует
дискретным значениям огибающей формируемого сигнала.

Совокупность сигналов, поступающих на адресные входы постоянного запоминающего устройства 13, задает адрес считывания значений выборок выходного сигнала. Значения этих выборок представляют собой результат вычисления следующего выражения:

$$(a_1 + a_1')b_{Z_1} + (a_2 + a_3')b_{Z_1} + \dots + (a_M + a_M')b_{Z_1}M,$$

егде а<sub>1</sub>,..., а<sub>м</sub> - значения несущих колебаний прямоугольной формы, сформированных источником 9 несущих колебаний;

 $a'_1, \dots, a'_N$  - значения тех же колебаний, задержанных элементами 10 задержки на на угол  $\frac{n}{3}$ ; b<sub>Z,M</sub>,..., b<sub>Z,M</sub> - значения выборок огибающей информационной посылки для каждого данного момента времени, определяемого состоянием Z счетчика 12 и номером посылки от 1 до M.

На выходе постояннного запоминающего устройства 13 формируется выборка текуших значений фазомодулированного сигнала, представленного в двоичном коде. Этот сигнал поступ пает затем на вход цифроаналогового преобразователя 14, на выходе которого формируется аналоговый фазомодулированный сигнал. Этот сигнал поступает на фильтр 11 нижних частот, который подавляет паразитные продукты модуляции 5,7,9 и более высоких гармоник. Выход фильтра 11 нижних частот 11 является выходом устройства формирования сигнала с многократной относительной фазовой модуляцией.

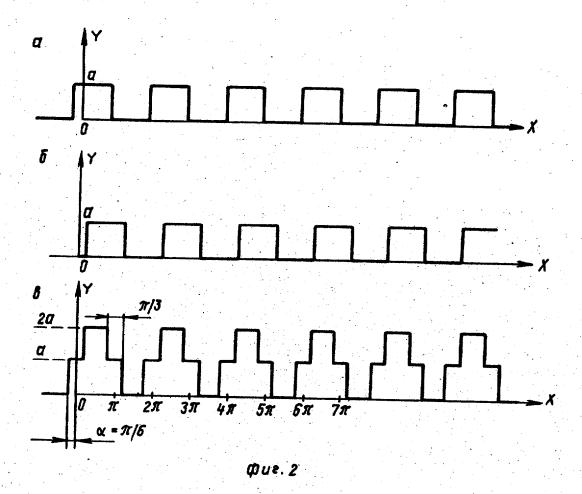
Таким образом, предлагаемое устройство формирует сигнал с много-кратной относительной фазовой модуляцией, спектр которого не содержит продуктов модуляции третьей гармоники, что обеспечивает высокую точность формирования выходного сигнала.

## Формула изобретения

Устройство для формирования сигнала с многократной относительной фазовой модуляцией, содержащее последовательно соединенные разделитель информационной последовательности по кратам, перекодер и блок

введения относительности, выходы которого подключены к входам ячеек памяти, выходы которых подключены к первым входам соответствующих основных коммутаторов несущих колебаний, выходы которых подключены к первым адресным входам амплитудного формирователя, выход которого подключен 10 к входу фильтра нижних частот, причем вторые входы основных коммутаторов несущих колебаний подключены к выходам источника несущих колебаний, входы которого, а также синхронизи-15 рующие входы разделителя информационной последовательности по кратам, блока введения относительности, амплитудного формирователя и ячеек памяти соединены с соответствующими 20 выходами формирователя тактовых последовательностей, отличающее с я тем, что, с целью повышения точности формирования, введены элементы задержки и дополнительные ком-25 мутаторы несущих колебаний, при этом выходы источника несущих колебаний подключены к информационным входам элементов задержки, выходы которых подключены к первым входам соответствующих дополнительных коммутаторов 30 несущих колебаний, вторые входы которых соединены с выходами соответствующих ячеек памяти, выходы до-

полнительных коммутаторов несущих колебаний подключены к вторым адресным входам амплитудного формирователя, а дополнительный выход формирователя тактовых последовательностей подключен к синхронизирующим входам элементов задержки.



Составитель О.Андрушко
Редактор Т.Парфенова Техред О.Гортвай Корректор М.Демчик

Заказ 3616/58 Тираж 624 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д.4/5

Производственно-полиграфическое предприятие, г.Ужгород, ул.Проектная,4